

1/5/3 (Item 1 from file: 347)  
DIALOG(R)File 347:JAPIO  
(c) 2003 JPO & JAPIO. All rts. reserv.

03136625 \*\*Image available\*\*  
SURFACE CONDUCTION TYPE ELECTRON EMITTING ELEMENT

PUB. NO.: 02-112125 [\*JP 2112125\* A]

PUBLISHED: April 24, 1990 (19900424)

INVENTOR(s): SHIMIZU AKIRA

ONO HARUTO

NOMURA ICHIRO

SAKANO YOSHIKAZU

KANEKO TETSUYA

TAKEDA TOSHIHIKO

SUZUKI HIDETOSHI

APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP  
(Japan)

APPL. NO.: 63-185495 [JP 88185495]

FILED: July 27, 1988 (19880727)

INTL CLASS: [5] H01J-001/30; H01J-037/06

JAPIO CLASS: 42.3 (ELECTRONICS -- Electron Tubes)

JOURNAL: Section: E, Section No. 952, Vol. 14, No. 328, Pg. 160, July  
13, 1990 (19900713)

#### ABSTRACT

PURPOSE: To reduce the flicker of a luminous part by electron beams by providing a high potential side electrode on a base surface, providing an electron emitting part in contact with the circumference of the exposed part of this high potential side electrode, and further providing a low potential side electrode in contact with the circumference of the electron emitting part.

CONSTITUTION: When a voltage is applied to an accelerating power source 6, electrons tend to converge into the center as the whole. The reason is that as a high potential side electrode 1 has a high potential and a low potential side electrode 2 has a low potential, such a potential distribution that the electrons are converged to the high potential side of the center is generated. Hence, when the electrons are converged to a target electrode 9 by using the accelerating power source 6, a satisfactory convergence property can be obtained without providing an external convergence lens such as a lens electrode as in the past. Thus, as the conventional electrode and convergence lens are made into an integral combined structure of the high potential side electrode 1 and the low potential side electrode 2, the electron beams can be converged into a particular place, or the vertical direction of the center point of this element.

?

S1 3 AN, PN=JP 2112125  
?t s1/5/all

1/5/1 (Item 1 from file: 351)  
DIALOG(R) File 351:Derwent WPI  
(c) 2003 Thomson Derwent. All rts. reserv.

007768335 \*\*Image available\*\*  
WPI Acc No: 1989-033447/198905  
XRPX Acc No: N89-025487

Thin film surface conduction electron-emitting device - has high potential electrode with electron emitting region contact with exposed part and number of low potential electrodes

Patent Assignee: CANON KK (CANO )  
Inventor: BANNO Y; KANEKO T; NOMURA I; OKUNUKI M; ONO H; SHIMIZU A; SUZUKI H; TAKEDA T

Number of Countries: 006 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
EP 301545	A	19890201	EP 88112243	A	19880728	198905	B
JP 2112125	A	19900424	JP 88185495	A	19880727	199022	
US 4956578	A	19900911	US 88224912	A	19880727	199039	
EP 301545	B1	19960110	EP 88112243	A	19880728	199607	
DE 3854882	G	19960222	DE 3854882	A	19880728	199613	
			EP 88112243	A	19880728		

Priority Applications (No Type Date): JP 88141563 A 19880610; JP 87186648 A 19870728; JP 88141562 A 19880610; JP 88185495 A 19880727

Cited Patents: 3.Jnl.Ref; A3...9031; GB 2167900; JP 63004532; JP 63006718; No-SR.Pub; SU 1003195

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
EP 301545	A	E 35		
			Designated States (Regional): DE FR GB NL	
EP 301545	B1	E 22	H01J-001/30	
			Designated States (Regional): DE FR GB NL	
DE 3854882	G		H01J-001/30	Based on patent EP 301545

Abstract (Basic): EP 301545 A

The surface conduction electron-emitting device comprises a high-potential electrode on a substrate surface, an electron-emitting region in contact with the periphery of an exposed part of the high-potential electrode, and a low-potential electrode. The low-potential electrode is in contact with the periphery of the electron-emitting region. The low-potential electrode may project upward in the thickness direction of the substrate to a higher level than the high-potential electrode.

A circuit for applying a voltage may be provided between the high-potential electrode and low-potential electrode. The low-potential electrode may be divided up and potential may be applied to each of the low potential electrodes independently.

ADVANTAGE - Eliminates flickers and prevents deflection of beam towards high potential electrode.

2/14

Title Terms: THIN; FILM; SURFACE; CONDUCTING; ELECTRON; EMIT; DEVICE; HIGH; POTENTIAL; ELECTRODE; ELECTRON; EMIT; REGION; CONTACT; EXPOSE; PART; NUMBER; LOW; POTENTIAL; ELECTRODE

Derwent Class: U12; U14; V05

International Patent Class (Main): H01J-001/30

International Patent Class (Additional): H01J-029/96

File Segment: EPI

## ⑫ 公開特許公報 (A) 平2-112125

⑬ Int. Cl. 5

H 01 J 1/30  
37/06

識別記号

府内整理番号

⑭ 公開 平成2年(1990)4月24日

A 6722-5C  
A 7013-5C

審査請求 未請求 請求項の数 4 (全14頁)

⑮ 発明の名称 表面伝導形電子放出素子

⑯ 特願 昭63-185495

⑰ 出願 昭63(1988)7月27日

優先権主張 ⑯ 昭62(1987)7月28日 ⑮ 日本(JP) ⑯ 特願 昭62-186648

⑯ 発明者 清水 明	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 小野 治人	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 野村 一郎	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 坂野 嘉和	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 金子 哲也	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 武田 俊彦	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑯ 発明者 鰐 英俊	東京都大田区下丸子3丁目30番2号	キヤノン株式会社内
⑰ 出願人 キヤノン株式会社	東京都大田区下丸子3丁目30番2号	
⑯ 代理人 弁理士 豊田 善雄	東京都大田区下丸子3丁目30番2号	

最終頁に続く

## 明細書

## 1. 発明の名称

表面伝導形電子放出素子

## 2. 特許請求の範囲

(1) 基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して低電位側電極を配設して成ることを特徴とする表面伝導形電子放出素子。

(2) 基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して、高電位側電極よりも基体の厚み方向に突出した低電位側電極を配設して成ることを特徴とする表面伝導形電子放出素子。

(3) 基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して低電位側電極を配設して成り、高電位側電極と低電位側電極の間

に電圧を印加するための手段を具備することを特徴とする表面伝導形電子放出素子。

(4) 基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して、複数個に分割された低電位側電極を配設して成り、該低電位側電極にそれぞれ独立に、異なる電位を与えるための手段を具備することを特徴とする表面伝導形電子放出素子。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は電子放出素子に関し、特に高抵抗薄膜に電流を流すことによって電子を放出する、いわゆる表面伝導形電子放出素子に関する。

## 〔従来の技術〕

従来、簡単な構造で電子の放出が得られる素子として、例えば、エム・アイ・エリソン(M. I. Elinson)等によって発表された冷陰極素子が知られている。〔ラジオ・エンジニアリング・エレクトロニクス・フィジックス(Radio Eng. Electron.

Phys.)第10巻, 1290~1296頁, 1965年]

これは、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するもので、一般には表面伝導形電子放出素子と呼ばれている。

この表面伝導形電子放出素子としては、前記エリンソン等により開発されたSnO<sub>2</sub>(Sb)薄膜を用いたものの他、Au薄膜によるもの[ジー・ディットマー・"スイン・ソリッド・フィルムス"(G. Dittmer: "Thin Solid Films"), 9巻, 317頁, (1972年)], ITO薄膜によるもの[エム・ハートウェル・アンド・シー・ジー・フォンスタッド "アイ・イー・イー・イー・トランス・イー・ディー・コンフ"(M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.") 519頁, (1975年)], カーボン薄膜によるもの[荒木久他: "真空", 第26巻, 第1号, 22頁, (1983年)]などが報告されている。

これらの表面伝導形電子放出素子の典型的な素子構成を第17図に示す。第17図において、従来の

1側に距離しだけ偏向し、一般にビームは発散する。

③したがって、第19図に示す様に、外部に収束レンズ系を設けて電子ビームを収束する必要があるが、外部収束レンズ17, 18の製作が必要であり、この分の余分な工程を必要とする。  
④外部収束レンズ17, 18と、表面伝導形電子放出素子との電子光学上の軸合せという煩雑な作業が必要である。

等の欠点がある。

本発明は、従来のものがもつ、収束性の不充分さに起因する以上のようないくつかの問題点を解決し、外部収束レンズ17, 18を必要としない、ビーム収束性の優れた表面伝導形電子放出素子を提供することを目的とする。

#### [課題を解決するための手段]

上記の目的は、以下の本発明によって達成される。

即ち、本発明の表面伝導形電子放出素子の第一の特徴は、基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を

表面伝導形電子放出素子は、絶縁性基板5の上に、高電位側電極1, 低電位側電極2との間に高抵抗薄膜4を設け、外部電源3により両電極間に電圧をかけて電流を流すことにより、高抵抗薄膜4から電子が放出される。

従来、これらの表面伝導形電子放出素子に於ては、電子放出を行なう前にあらかじめフォーミングと呼ばれる通電加熱処理によって電子放出部(高抵抗薄膜)4を形成する。即ち、前記電極1と電極2との間に電圧を印加する事により、電子放出材料で形成した薄膜に通電し、これにより発生するジュール熱でかかる薄膜を局所的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部(高抵抗薄膜)4を形成することにより電子放出機能を得ている。

#### [発明が解決しようとする課題]

しかしながら、この様な従来の表面伝導形電子放出素子においては、

- ①発光部がちらつく。
- ②第18図に示す様に、電子ビームは高電位側電極

設け、更に該電子放出部の周囲に接して低電位側電極を配設して成る表面伝導形電子放出素子である。

又、本発明の第二の特徴は、基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して、高電位側電極よりも基体の厚み方向に突出した低電位側電極を配設して成る表面伝導形電子放出素子である。

或いは、本発明の第三の特徴は、基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して低電位側電極を配設して成り、高電位側電極と低電位側電極の間に電圧を印加するための手段を具備する表面伝導形電子放出素子である。

更に、本発明の第四の特徴は、基体面上に、高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して、複数個に分割された低電位側電極

を配設して成り、該低電位側電極にそれぞれ独立に、異なる電位を与えるための手段を具備する表面伝導形電子放出素子である。

以下、図面を用いて本発明を具体的に説明する。

第1図は本発明の表面伝導形電子放出素子の一例を示す基本構成図である。第1図において、本発明の表面伝導形電子放出素子は、一对の電極のうちの電子放出部4に電流を供給する円形の形状の高電位側電極1の周間に同心円状に電子放出部4を設け、該電子放出部4の周間に同様に同心円状に低電位側電極2を配設してなるものである。

この様な構成において、それぞれの電極上ではどこでも電位は一定であるから、第17図に示す従来の表面伝導形電子放出素子においては高電位側電極1と低電位側電極2とが左右に分れ線対称であるが、本発明の第1図においては中心対称かつ回転対称となり、全体の対称性が著しく高くなる。このため、出射される電子の速度分布は従来

例のようにばらばらで、かつ偏向したものではなく、中心対称性と回転対称性を有する均一な分布をもつようになり、表面伝導形電子放出素子から放出される電子ビームを特定の場所、すなわち該素子の中心点の鉛直上方に収束させることができ、しかも、実質的に電子放出部面積が増大するために、発光部のちらつきを低減することができる。

次に、第2図は本発明の表面伝導形電子放出素子の電子放出状態を示す説明図である。第2図において、加速電源6に電圧を印加すると、矢印Aで示すように、電子は全体として中心に収束する傾向にある。これは、高電位側電極1が高電位で、低電位側電極2が低電位であるために電子が中心の高電位側に収束していくような電位分布が発生するからである。これにより、加速電源6を用いて、ターゲット電極9に電子を収束する場合、従来例の第19図に示す様にレンズ電極17、18のような外部収束レンズを設けなくても、良好な収束性を得ることができる。したがって、この様

な本発明の表面伝導形電子放出素子においては、従来例の電極1、2と収束レンズ17、18とが、高電位側電極1と低電位側電極2に一体化された構造になっているので、電子ビームを特定の場所、すなわち該素子の中心点の鉛直上方に収束させることができるのである。

更に、本発明に係る表面伝導形電子放出素子は、その電極及び電子放出部は必ずしも円形状である必要はない。例えば第3図、第4図、第5図に示される如く、低電位側電極が複数個に分割され、1素子内に複数個の曲線状、或いは直線状の電子放出部が配設されたものであっても、基本的にその素子が、基体面に高電位側電極を設け、該高電位側電極の露出部の周間に接して電子放出部を設け、更にその電子放出部の周間に接して低電位側電極を配設した構成のものであるならば、先述した同様の効果を有することができる。ここで電子放出部を曲線状とする場合、高電位側電極の形状を円形又はだ円形とすることが好ましく（例えば第1、3、4図に示されるもの）、また電子

放出部4を直線状とする場合、高電位側電極を多角形とすることが好ましい（例えば第5図に示されるもの）。

又、第4図に示された高電位側電極1を円形とし、低電位側電極を $2a \sim 2d$ の4個とした表面伝導形電子放出素子に於いて、低電位側電極 $2b$ と $2d$ はスイッチ10aにより、低電位側電極として働く(ON)か、否(OFF)かが選択でき、同様に低電位側電極 $2a$ と $2c$ はスイッチ10bにより、ON/OFFが選択できる構成とした。ここでは高電位側電極1と、低電位側電極 $2b$ と $2d$ との間の電子放出部 $4b$ と $4d$ を1セットの電子放出部（Iセットと称する）、同様にして $4a$ と $4c$ を1セット（IIセットと称する）としている。

Iセットの電子放出部はスイッチ10aで、IIセットの電子放出部はスイッチ10bで、それぞれON/OFFできる。従って、スイッチ10bをOFFしておき、スイッチ10aのみをONして本発明の表面伝導形電子放出素子を使用すれば、発光部の中心点が本発明の表面伝導形電子放出素子の中心点の

鉛直上方に位置し、I セットの電子放出部が劣化等で使用不能となった場合に備えたII セットの予備電子放出部をもつ電子放出素子となる。

また、本発明の表面伝導形電子放出素子は、第6図(c)に示されるように基板12上に設けられた段差形成層15の段差部上下に一対の電極1, 2bが位置し、該電極1, 2bが該段差部をはさんで、対向して電極間隔を有しており、該電極1, 2b間に位置する段差部側端面に電子放出部4bを形成してなり、電極1, 2b間に電圧を印加することにより、電子放出部4bから電子放出することを特徴とするいわゆる、垂直型表面伝導形電子放出素子であっても良く、この場合も第6図(a), (b), (c)に示される如く、基体面に設けられた高電位側電極1の露出部の周囲に接して電子放出部4, 4a~4dが設けられ、更にそれらの電子放出部4, 4a~4dの周囲に接して低電位側電極2, 2a~2dが配設された形状のものであるならば、放出される電子ビームを収束させることができるとなる。更に、上述した低電位側電極を複数に分割し、1素子内に

複数個の電子放出部を備えたタイプの表面伝導形電子放出素子に於いて、各低電位側電極電極に独立に異った電位を与えることにより、電子ビームを所望の方向に偏向させることもできる。

その1例として、第7図に示すように、低電位側電極2を2つの部分、2aと2bに分けて、独立に電位Va, Vbを与える。即ち、Va > Vbであれば、2aの向きに偏向するし、逆ならば2bの向きに偏向する。この場合、偏向の向きと大きさはVa - Vbで決定し、放出電子量と収束の度合はVa + Vbでおおむね決定する。従って、両者は独立に制御できる。なお、低電位側電極2の分割の数は2つに限定することではなく、使用目的に応じて任意の数に分割することができる。

次に、本発明の表面伝導形電子放出素子に於いて、高電位側電極よりも基体の厚み方向に突出した低電位側電極を配設するならば、その電子ビームの収束性はより一層向上する。

例えば、第8図に示されるように、高電位側電極1を円形とし、これを穴を介して低電位側電極

1 1

1 2

2で囲んだ構成とした場合、高電位側電極1の直径d<sub>1</sub>と、低電位側電極2の穴の直径d<sub>2</sub>と、この穴の高さ（高電位側電極上部から低電位側電極上部までの距離）hとが、次の関係にあることが好ましい。

$$d_2 - d_1 \leq 4 \mu m \quad (イ)$$

$$\frac{d_2}{6} \leq h \leq 6 \cdot d_2 \quad (ロ)$$

ここで、電極1, 2による電子ビーム収束性の向上を第9図で説明する。

第9図において、1は高電位側電極、2は低電位側電極、4は電子放出部であり、ここには描かれていらないが、当該表面伝導形電子放出素子の上方には、数~数十kVの正電圧を印加した平面のターゲット電極が設置されているものとする。

(a) は、両電極1, 2の厚さを等しくした表面伝導形電子放出素子近傍における等電位線と、電子ビームが受ける代表的な力の方向を矢印Fにより示している。(b) は同様に、低電位側電極2が高電位側電極1よりも基体の厚み方向に突出した

場合の表面伝導形電子放出素子近傍における状態を示している。これら(a), (b) 図を比較して分る様に、本発明の表面伝導形電子放出素子においては、低電位側電極2が高電位側電極1よりも厚い場合の方が、等電位線の傾きが(a) のものと比べて大きくなり、従って電子ビームは、ターゲット電極方向への速度成分の大きさが小さく、電場の影響を受け易い放出初期において、より大きな中心方向への収束力を受ける。

第8図は、電極及び電子放出部が円形状であるが、第10図、第11図、第12図に示される如く、低電位側電極が複数個に分割され、1素子内に複数個の曲線状の電子放出部が配設されたものであっても、基体面に高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して高電位側電極よりも基体の厚み方向に突出した低電位側電極を配設した構成のものであるならば先述した同様の効果を有することができる。

更に、本発明の表面伝導形電子放出素子は、そ

1 3

1 4

の低電位側電極と電子放出部の境界部分、高電位側電極と電子放出部の境界部分のうち少なくとも一方の境界部分において、第13図(a)～(c)のように、凸凹をつけて電子放出を容易にしてもよい。この様な形状に形成すると局所電界が強くなるために好ましい。また、第13図(d)に示す様に、低電位側電極2は配置や配線の都合に合せて、外側の形状は全く任意に形成することができる。

また、本発明に係わる表面伝導形電子放出素子は、第14図に示す様に、素子を複数個、同一基板上に配置して独立に駆動すると、複数の独立した電子ビームが得られる。

次に第15図、第16図を用いて本発明の表面伝導形電子放出素子の製造方法の一例を説明する。(第15-1～15-5図に於いて)先ず基板16の表面を酸化して絶縁膜を形成し、絶縁性基板5を作成する(第15-1図)。次に絶縁性基板5の一部をエッチングして穴を開けた後、全面に金属膜20を蒸着する(第15-2図)。さらにこの金属膜20を第15-3

図に示す様にエッチングして高電位側電極1及び低電位側電極2a, 2cを作成する。次に、薄膜21を蒸着し、フォーミング処理を行う(第15-4図)。この場合、高電位側電極1、低電位側電極2a, 2cをマスクしていないと、これらの上面にも薄膜が付着するが、これは、実用上素子の特性に影響がない。しかし、必要な場合には、高電位側電極1と低電位側電極2a, 2cの上面をマスクでおおい、付着を防止することももちろん可能である。そして低電位側電極2a, 2cと基板16の間に外部電源3より電圧を印加すると電子放出部4a, 4cから電子が放出される(第15-5図)。

また、本発明の表面伝導形電子放出素子の別の製造方法を第16-1～16-7図を用いて説明するなら、先ず、ガラス、石英等の基材12の上にストライプ状に配線電極14をバーニングする(第16-1図)。次に基材12及び配線電極14の上に絶縁層13を形成し(第16-2図)、この絶縁層13を第16-3図に示す様に、エッチングによる穴あけ加工を行う。次に、金属膜を蒸着し、エッチングして高電

位側電極1を作成する(第16-4図)。更に、薄膜4を蒸着し、フォーミング処理を行う(第16-5図)。次に、高電位側電極1を形成した金属膜2を蒸着して(第16-6図)、エッチングによる穴あけ加工を行い、低電位側電極2a, 2cを作成する(第16-7図)。

上記方法においては、蒸着して電子放出部4a, 4c(第15, 16図)を作成しているが、これに限らず、電子放出材料の微粒子を分散媒に分散させた分散液を、例えばデッピングやスピノート等で塗布した後焼成することによって行うことが挙げられる。この場合の分散媒としては、微粒子を変質させることなく分散させ得るものであればよく、例えば酢酸ブチル、アルコール類、メチルエチルケトン、シクロヘキサン及びこれらの混合物等が用いられる。また微粒子は、数十Å～数μmの粒径のものが好ましい。

次に材質について説明する。

本発明の表面伝導形電子放出素子を構成する材質は従来の表面伝導形電子放出素子に用いられる

ものでよい。例えば基板16(第15図)は通電性を有するものであれば如何なるものでも良く、n型Si, p-Si、またはAl, Cu等の金属でも良い。また、高電位側電極1と低電位側電極2a, 2c(第15, 16図)、及び配線電極14(第16図)も良導体であれば如何なるものでも良く、例えばCu, Pb, Ni, Al, Au, Pt, Ag等の金属や、SnO<sub>2</sub>, ITO等の金属酸化物等を用いることができる。

絶縁性基板5(第15図)はその上に形成される絶縁膜が絶縁体であれば如何なるものでも良いが、製法上簡単なのは、基板を酸化して得られるSiO<sub>2</sub>やAl<sub>2</sub>O<sub>3</sub>等が好ましい。又、基材12、絶縁層13(第16図)にも、SiO<sub>2</sub>, MgO やガラス等の絶縁体が用いられる。

更に、電子放出部4a, 4c(第15, 16図)には、例えばIn<sub>2</sub>O<sub>3</sub>, SnO<sub>2</sub>, PbO等の金属酸化物、Ag, Pt, Al, Cu, Au等の金属、カーボン、その他の各種半導体等が用いられる。

また、各部分の大きさとしては、まず、高電位側電極1の大きさは1nm～数mmとし、電子放出部

4a, 4cの幅は通常の表面伝導形電子放出素子に準ずる大きさ（例えば、 $1\text{ }\mu\text{m}$ ～数十 $\mu\text{m}$ ）であればよく、さらに低電位側電極2a, 2cの大きさは任意でよい。

また、電子放出部4a, 4cの厚みは、通常の表面伝導形電子放出素子に準ずる（例えば数十A～数 $\mu\text{m}$ ）ものでよい。高電位側電極1と低電位側電極2a, 2cの厚みは任意であるが、厚すぎると放出電子の妨げになるので、電子放出部の膜厚より少し厚いぐらいにしておくのが良い。絶縁性基板の厚みは任意である。ただし、高電位側電極1よりも低電位側電極2a, 2cを厚く形成し、電子ビームの収束性をより良くするためにには、先述した如く、式(i), (ii)の関係を満たすように形成される。

また、本表面伝導形電子放出素子を多数並列して形成する場合には、例えば第16図に於いてあらかじめ配線電極2を、ストライプ状等、所望の位置、形状にバーニングして基板1上に設け、この配線電極2上に高電位側電極4を設けると、製

造が容易となるので好ましい。

本発明の表面伝導形電子放出素子が先述した、いわゆる垂直型表面伝導形電子放出素子の構成を探る場合には、第6-(c)図及び第12-(c)図に示される如く、段差形成層15としては、一般に絶縁材料を用いる。例えば、 $\text{SiO}_2$ ,  $\text{MgO}$ ,  $\text{TiO}_2$ ,  $\text{Ta}_2\text{O}_5$ ,  $\text{Al}_2\text{O}_3$ 等及びこれらの積層物もしくはこれらの混合物でも良い。電極1, 2間の間隔は、段差形成層15の厚みと電極1, 2の厚みによって決定されるが、数10A～数 $\mu\text{m}$ が良い。その他の構成部材は、前述したものと同様な材料、構成を用いることができる。

#### 【実施例】

##### 実施例1

第15図に示す製造方法に基づいて、本発明の表面伝導形電子放出素子を作成した。即ち、n型Siの基板の表面を酸化して $\text{SiO}_2$ の絶縁膜を形成し、その一部をエッチングして穴を開け、全面にAlの金属膜を蒸着した。この蒸着膜をさらにエッティングして高電位側及び低電位側電極を作成した。さ

19

20

らにAu薄膜を蒸着し、フォーミング処理を行ない、第1図及び第5図に示す表面伝導形電子放出素子を得た。

この表面伝導形電子放出素子を用いると、従来の様なちらつきが減少した。ここで表面伝導形電子放出素子から射出される電子電流を $I_e$ 、電子電流のゆらぎを $\Delta I_e$ とし、 $\Delta I_e/I_e$ を発光部におけるちらつきの指標とすると、本発明の表面伝導形電子放出素子は従来のもの（第17図）のちらつき16%に比べて約1/2で、かつ発光点の中心点は、表面伝導形電子放出素子の中心点の鉛直上方に位置していた。

##### 実施例2

実施例1と同じ方法で第3図に示す表面伝導形電子放出素子を作成した。その発光部のちらつきは従来の約1/1.4であった。又、発光点の中心点は、素子の中心点の鉛直上方に位置していた。

##### 実施例3

実施例1と同じ方法で第4図に示す表面伝導形電子放出素子を作成した。その発光部のちらつき

は約1/1.4であった。又、発光点の中心点は、素子の中心点の鉛直上方に位置していた。

##### 実施例4

第16図に示す製造方法に基づいて、本発明の表面伝導形電子放出素子を作成した。即ち、第8図(a), (b)に於て、12はガラスの基板、14は配線電極で、基板12の上にストライプ状にバーニングした。配線電極14の材質は厚さ50AのCrと厚さ1000AのTaを重ねたものとした。

13は絶縁層で、 $\text{SiO}_2$ の液体コーティング剤（東京応化工業製OCD）を厚さ1μm塗布することで形成した。

次いで、ホトリソエッティングで、絶縁層13に穴あけ加工を行った後、高電位側電極1として、Cuを厚さ1.2μm蒸着し、更に、ホトリソエッティングで高電位側電極1の形成に必要とされる以外の蒸着Cuの除去を行った。

次いで、電子放出材料として、有機バラジウム化合物の溶解液（奥野製薬工業製キャタベーストCCP）をスピナーラー塗布した。その後、400°Cで

21

22

1時間焼成し、膜厚1500ÅのPd微粒子を含む薄膜4を製作した。

次に、低電位側電極2として、A2を厚さ10μm蒸着し、第8図(a)、8図(b)に示す如く、高電位側電極1の周囲を、通常のホトリソエッティングにより取除いた。同時に、低電位側電極2を、配線電極を兼ねるストライプ状にエッティング加工した。

高電位側電極1の直径 $d_1$ 、低電位側電極2の穴径 $d_2$ 、高さ $h$ の関係は、

$$d_1 \sim 10\mu m$$

$$d_2 \sim 14\mu m$$

$$h \sim 10\mu m$$

とした。

電極1と、電極2の間に、電圧を10~20V印加したところ、電子放出部4aから電子が放出された。

以上のような本表面伝導形電子放出素子の上方に、螢光体を捺布し、加速電圧を印加したターゲット電極を置き、この電極上で電子ビーム形状

のひろがりを測定したところ、高電位側及び低電位側電極1、2の厚さを等しくした表面伝導形電子放出素子と比し、ひろがりの大きさは約3/5となり、収束性が著しく増大していることが確認された。

#### 実施例5

本実施例を、第10図を参照しながら説明する。

本実施例では、高電位側電極1を、以い2個の低電位側電極2a、2bで両側からはさむ構造とした点以外は実施例4と同様とした。

本実施例においても、収束性の著しい増大が確認できた。

#### 実施例6

本実施例を、第11図を参照しながら説明する。

本実施例では、高電位側電極1を、以い4個の低電位側電極2a~2dで囲む構造とした点以外は実施例4と同様とした。

本実施例においても、収束性の著しい増大が確

2 3

2 4

認できた。

#### 【発明の効果】

以上説明したように本発明の表面伝導形電子放出素子は、基体面に高電位側電極を設け、該高電位側電極の露出部の周囲に接して電子放出部を設け、更に該電子放出部の周囲に接して低電位側電極を配設して成り、電子ビームを特定の場所、すなわち該素子の中心点の鉛直上方に収束させることができ、電子ビームによる発光部のちらつきをも低減することができる。また、該素子の低電位側電極を複数に分割して、電子放出部を複数個設けるならば、本発明の表面伝導形電子放出素子は、予備電子放出部をも具備することが可能である。更に、本発明の表面伝導形電子放出素子は、内側の高電位側電極と、それよりも基体の厚み方向に突出した外側の低電位側電極とからなる構成とすることにより、ビーム収束性を更に増大し、ターゲット電極上での電子ビーム形状のひろがりを、より小さくすることが可能で、外部収束レンズを不要とすることができるものである。

#### 4. 図面の簡単な説明

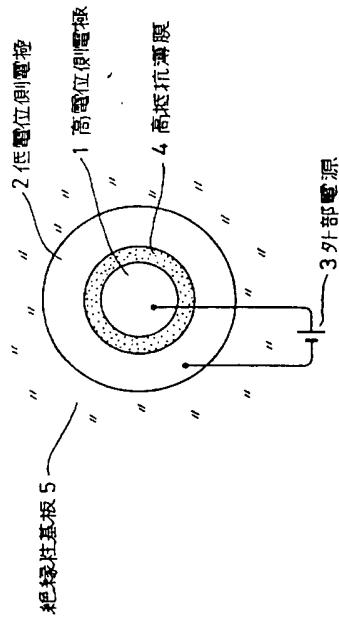
第1図、第3図~第8図、第10~第14図は本発明の表面伝導形電子放出素子を示すもので、第6図(c)は同図(a)、(b)のC-C'断面図、(a)、(b)は平面図、第8図(a)は同図(b)のA-A'断面図、(b)は平面図、第10~12図(b)は、同図(a)のA-A'断面図、(a)は平面図、第2図は本発明の表面伝導形電子放出素子の電子放出状態を示す図、第9図は、本発明の表面伝導形電子放出素子上の等電位線の形成状態を示す説明図、第15図、第16図は、本発明の表面伝導形電子放出素子の製造方法を示す工程図である。第17図、第19図は従来の表面伝導形電子放出素子を示す図、第18図は従来の表面伝導形電子放出素子の電子放出状態を示す説明図である。

出願人 キヤノン株式会社  
代理人 豊田善雄

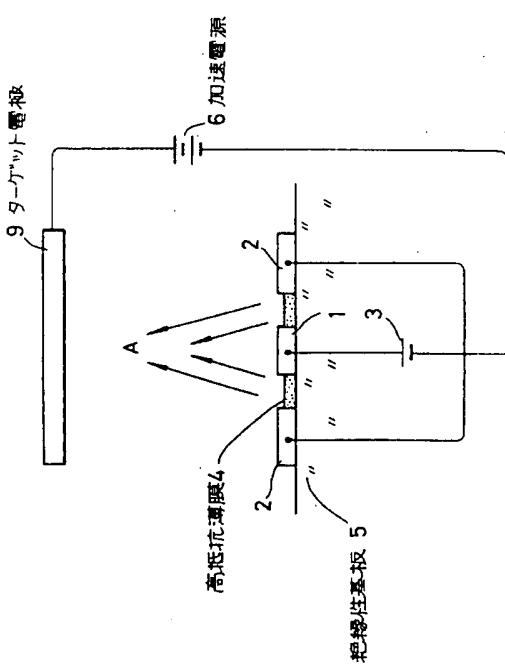
2 5

2 6

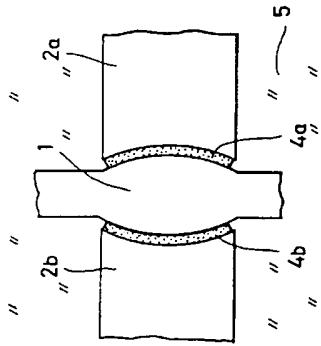
圖一第



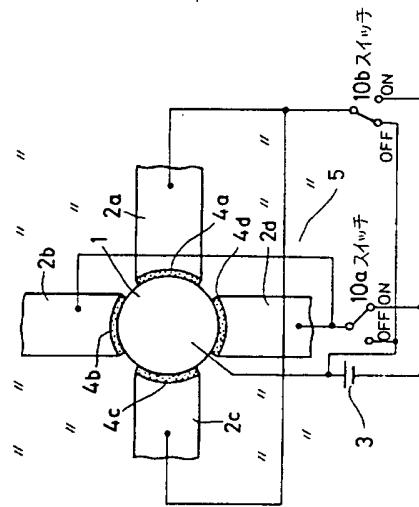
第2圖

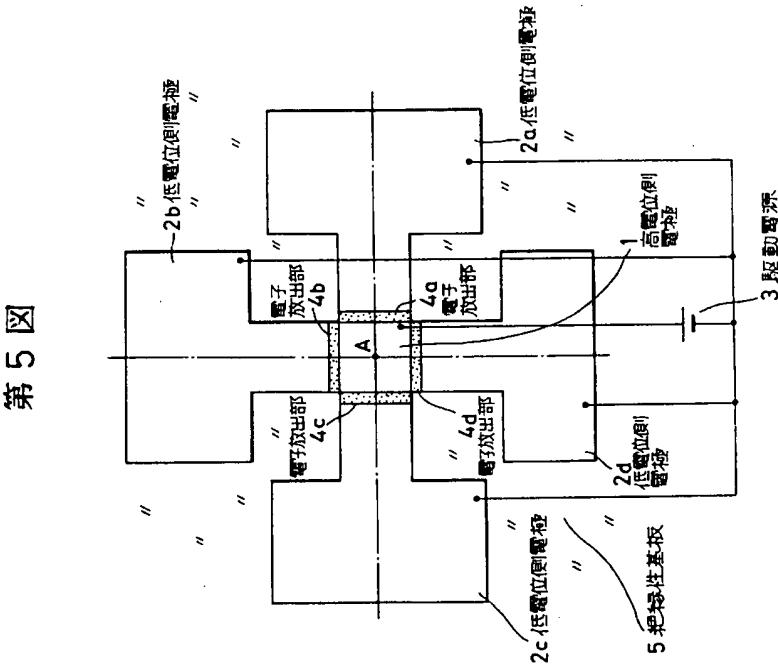


四  
三  
第

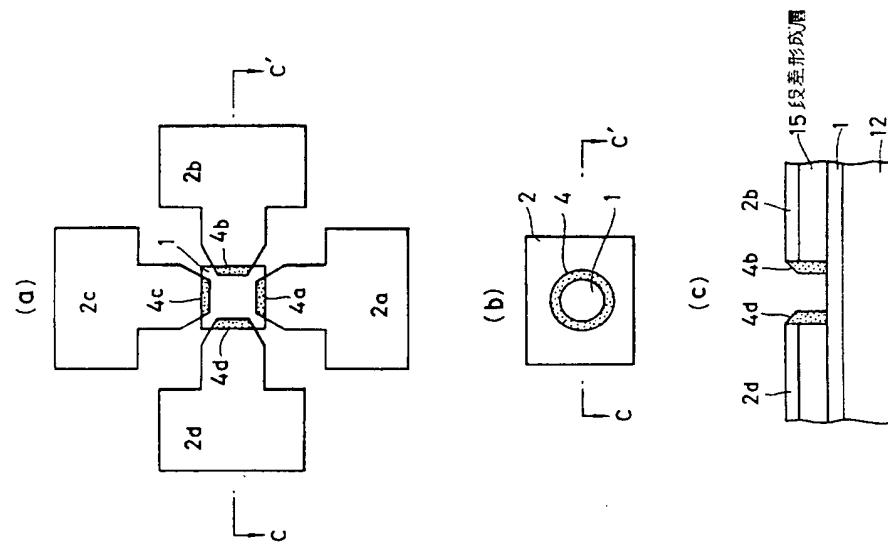


四圖

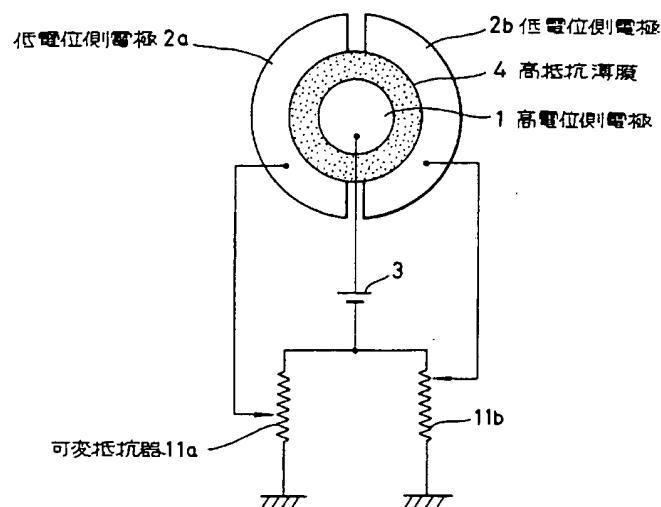




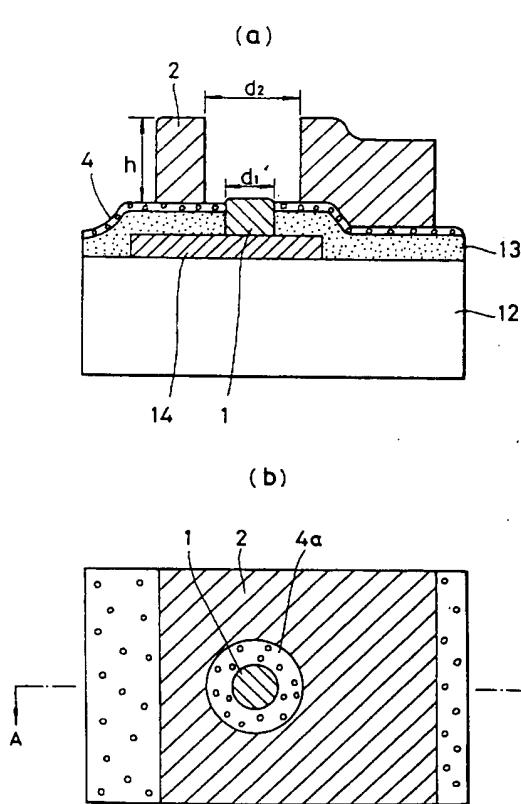
第5図  
第6図



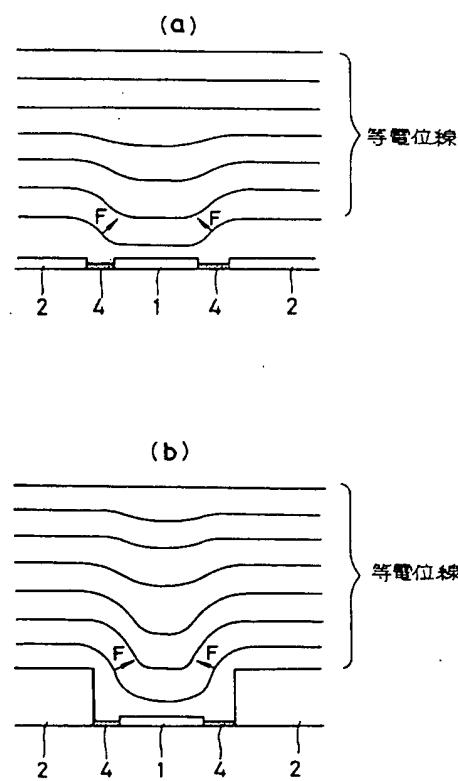
第7図



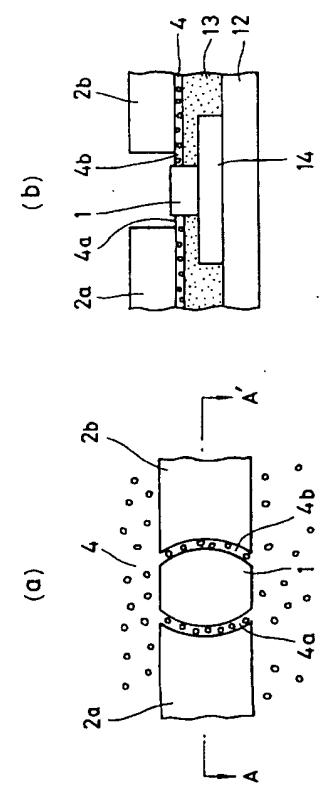
第8図



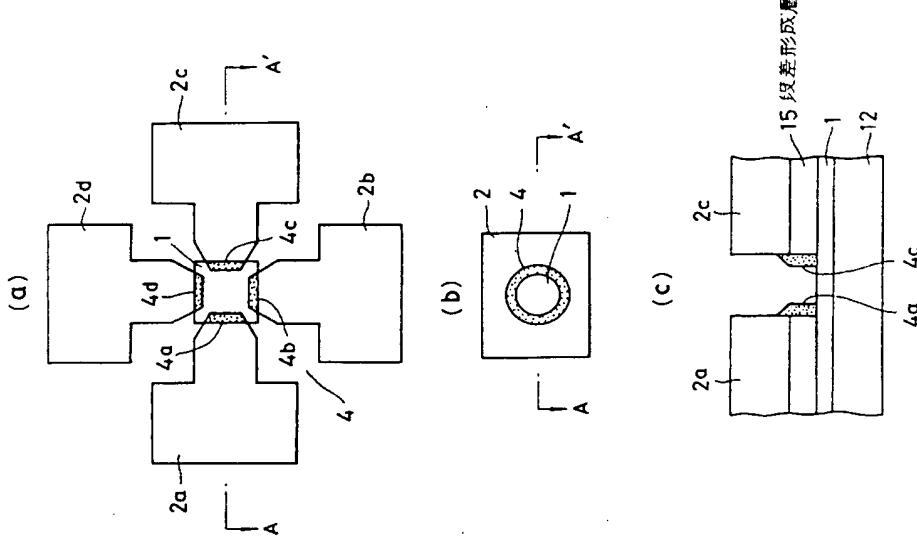
第9図



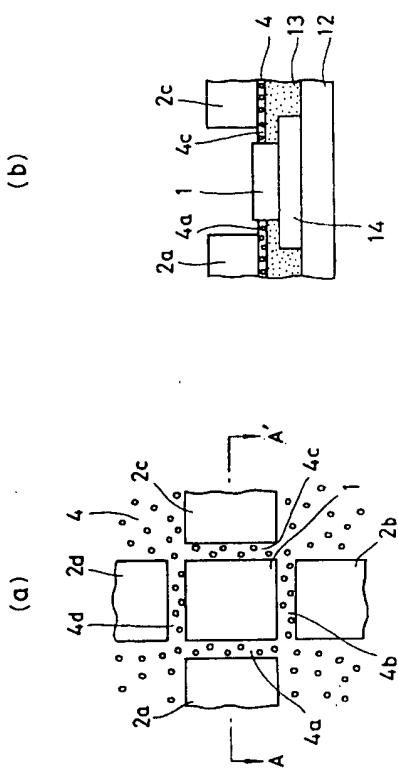
第10図



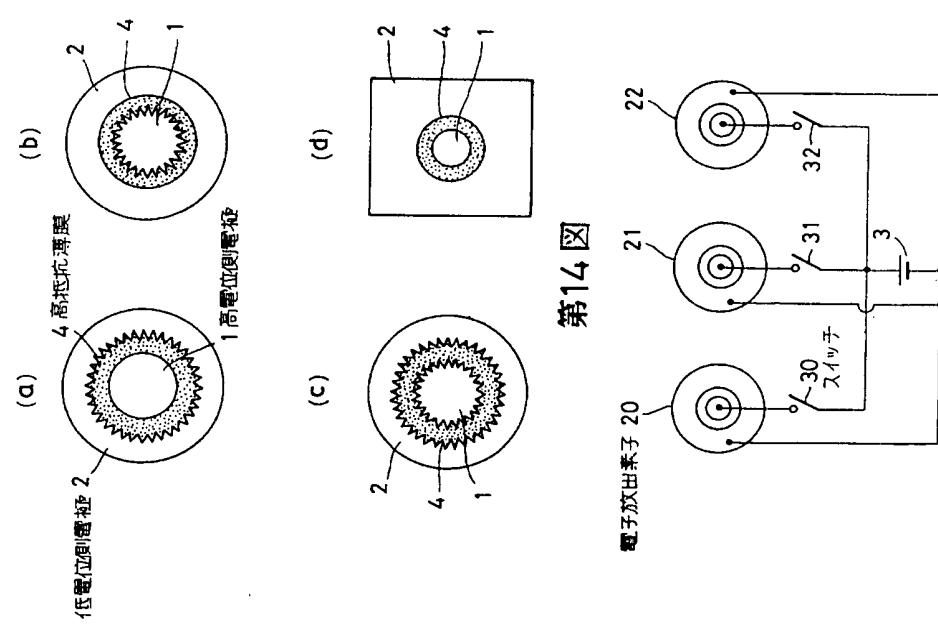
第12図



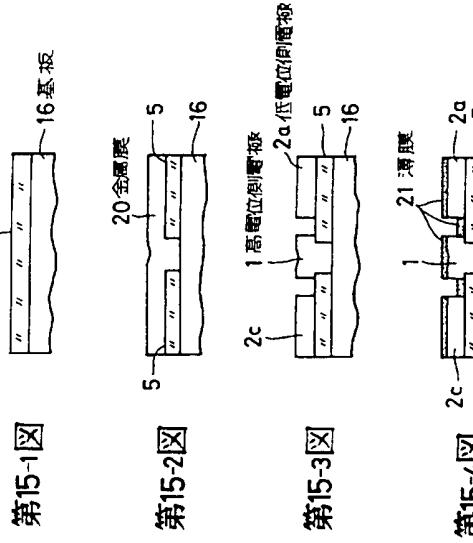
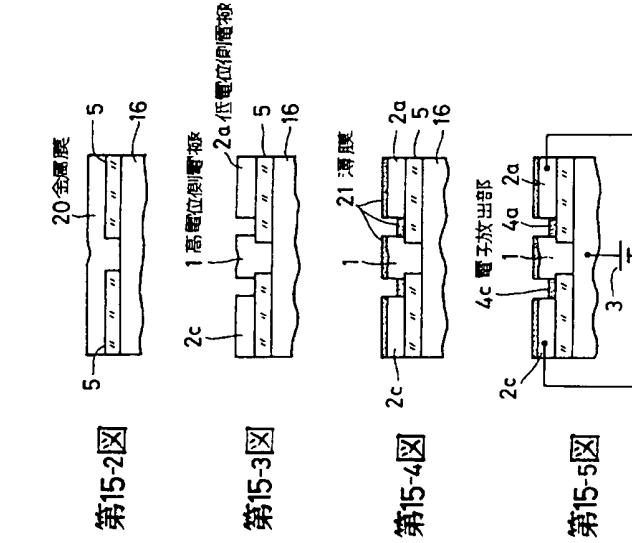
第11図



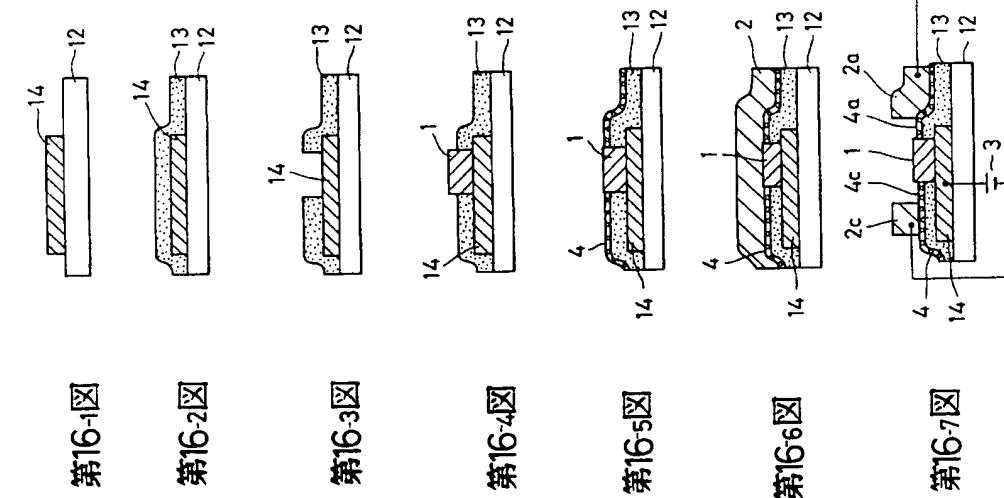
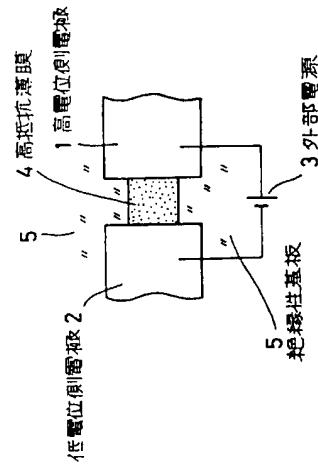
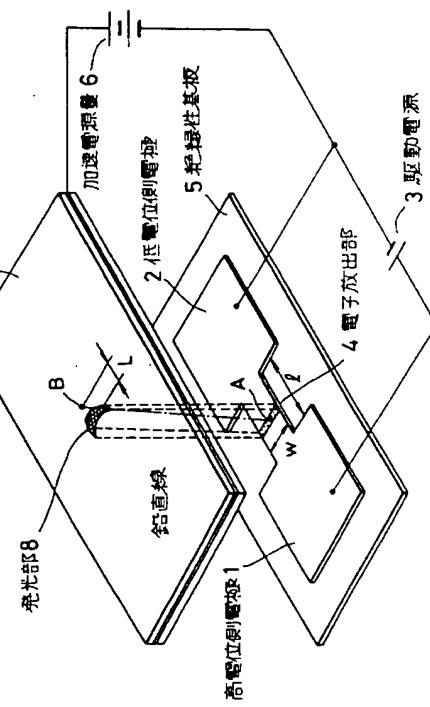
第13図



第13図

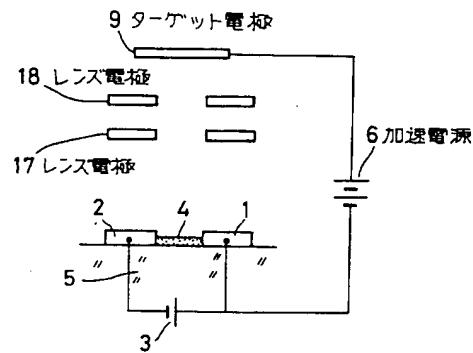
第15-1図  
第15-2図  
第15-3図  
第15-4図  
第15-5図

第16図

第17図  
從未例第18図  
從未例

第19図

従来例



第1頁の続き

優先権主張

②昭63(1988)6月10日③日本(JP)④特願 昭63-141562

②昭63(1988)6月10日③日本(JP)④特願 昭63-141563